

Návrh logických sekvenčních obvodů s klopnými obvody J-K (čítač s kl. obv. J-K, typ 7472)

Zadání

Funkce logického synchronního sekvenčního obvodu může být zadána pomocí:

- ústní definice,
- matematického výrazu,
- výčtu čítaných stavů (nejčastější forma zadání)
- stavový diagram atd.

Postup řešení

1. Pravdivostní tabulka

Pro všechny typy zadání je nutné tabulku vytvořit. Zadání nemusí obsahovat všechny kombinace vstupních signálů. Nedefinované kombinace jsou tzv. neurčité stavy označované znakem X. V tabulce se musí zdůraznit signály, které nemění hodnotu. Příklad tabulky pro čítání stavů 7, 5, 6, 3:

stav	Výchozí			Následný		
	c	b	a	C	B	A
7	1	1	1	(1)	0	(1)
5	1	0	1	(1)	1	0
6	1	1	0	0	(1)	1
3	0	1	1	1	(1)	(1)

2. Minimalizace funkce - Karnaughovy mapy

Po vytvoření pravdivostní tabulky, která přesně definuje požadovanou funkci, je nutné funkci minimalizovat. Z mnoha možných metod je výhodné použití K. map. Pro více jak 5 proměnných již je lépe použít jinou metodu. Pro každou funkci musí být samostatná K. mapa, do které se zapíše minimalizovaná funkce se všemi hodnotami [0, 1, (0), (1), X]. Adekvátní možné označení map:

c \ ba	00	01	11	10
0				
1				

c	a		b	
0				
1				

3. Smyčky v K. mapách

Protože klopné obvody J-K mají dva vstupy (J a K) vytváří se 2 skupiny smyček. Jedny pro vstupy J a druhé pro vstupy K.

Obecná pravidla pro tvorbu smyček:

- co nejmenší počet co největších smyček musí zahrnout všechna políčka s 1,
- počet políček ve smyčce může být jen mocnina 2, tj. 0, 1, 2, 4, 8, 16 ...,
- smyčky mohou být umístěny jen v pravouhlém systému, nikdy ne úhlopříčně,
- okraje K. mapy spolu sousedí, takže smyčky mohou přecházet přes okraje a rohy,
- do smyček je možné zahrnout i neurčitě stavy (pokud to nekoliduje se zadáním) podle výhodnosti při vytváření smyček, neurčitý stav lze tedy považovat za log. 0 nebo 1 podle potřeby.

Speciální pravidla pro tvorbu smyček:

- pro vstupy J: smyčky musí zahrnout všechny 1 a nesmí obsahovat (0), ostatní hodnoty [0, (1), X] obsahovat mohou a nemusí.
- pro vstupy K: smyčky musí zahrnout všechny 0 a nesmí obsahovat (1). Ostatní hodnoty [1, (0), X] obsahovat mohou a nemusí.

Pokud není v mapě hodnota, pro kterou by se smyčka měla vytvořit, je funkce = 0.

Pokud se v mapě vytvoří smyčka přes celou mapu je funkce = 1.

4. Zápis minimalizované funkce ze smyček

Zápis minimalizované funkce je většinou součtem součinů. Součinů je tolik, kolik je smyček. Čím je smyčka větší, tím méně má součin členů. Do součinu se zapisují ty proměnné, které v dané smyčce nemění svou hodnotu. Lze zapisovat i invertovanou funkci (minimalizace pro log. 0).

5. Úprava funkce pro zadaný typ log. obvodů

K úpravě je nutné použít 2 zákonů Booleovy algebry:

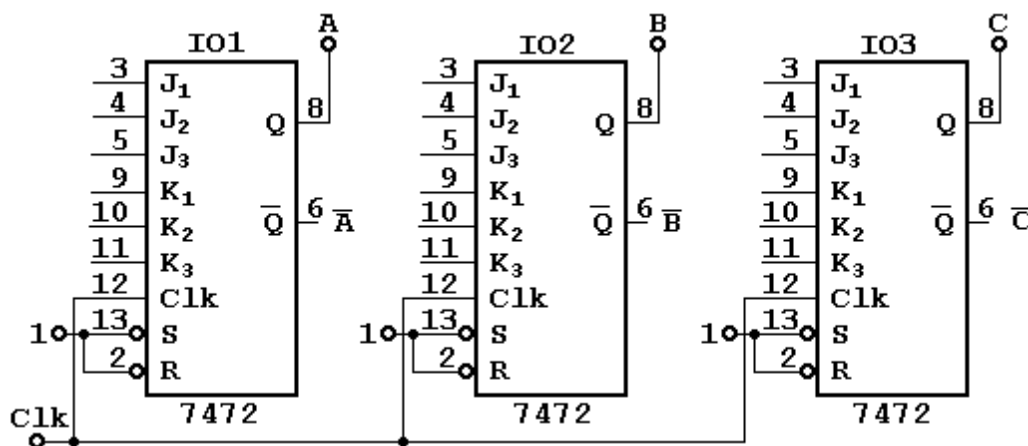
- zákon NEGACE-NEGACE
- zákon DeMorganův

Zadaným typem log obvodů mohou být hradla AND, OR, NAND, NOR nebo XOR

Nejčastěji jsou to hradla NAND. Protože klopné obvody J-K mají trojice vstupních signálů se zabudovanou funkcí AND zjednodušuje se úprava funkcí díky součinu $J = J_1 \cdot J_2 \cdot J_3$ a $K = K_1 \cdot K_2 \cdot K_3$.

6. Nakreslení schéma

Pro celý sekvenční log. obvod je výhodné nakreslit v první řadě tzv. kostru čítače.



Ta se skládá ze samostatných klopných obvodů J-K, které mají hodinové vstupy (Clk) připojeny na jeden zdroj signálu (TTL generátor). Klopných obvodů je tolik, kolik je potřeba signálů pro čítané stavy. První klopný obvod vytváří výstupní signál A i jeho negaci $\neg A$. Druhý B atd. Integrovaný obvod typu 7472 obsahuje 1 klopný obvod J-K. Minimalizované funkce se připojují na vstupy J a K příslušného klopného obvodu. Zapojují se stejně jako u kombinačních log. obvodů. Opět se využívá pokud možno celých integrovaných obvodů:

- 7400 4x 2vstupový NAND, 7410 3x 3vstupový NAND, 7420 2x 4vstupový NAND...

Nevyužité vstupy hradel se připojují na neutrální log. hodnotu - pro NAND je to log. 1, pro NOR je to log. 0, nebo se spojují navzájem.

Nakreslené schéma se opatří popisy označení klopných obvodů a hradel zohledňující pořadí kl. obvodu nebo hradla v konkrétním integrovaném obvodu např. IO1.a, IO1.b, IO2.a... typ integrovaného obvodu a popisem čísel vývodů podle katalogových listů. Tím je schéma připravené k realizaci na propojovacím poli.

7. Realizace schéma

Na propojovacím poli se vhodně rozmístí integrované obvody v doporučené poloze klíčem (zářezem) na horní okraj. To umožňuje snadnou orientaci vývodů, které jsou číslovány proti směru hodinových ručiček počínaje vývodem vlevo nahoře. Napájení je u log. obvodů většinou na vývodech vlevo dole (GND = zem = nulový potenciál = log. 0) a vpravo nahoře ($+U_{cc} = 5V = \text{log. } 1$). Napájení se zapojí jako první barevně rozlišenými vodiči. Rozvod napětí +5V červenými a 0V modrými. Ostatní signály se zapojí následně vhodně volenými barvami (jiné než červené a modré).