

Cadet – Sériový přenos binární informace

Navrhněte obvod pro sériový přenos 4bitové informace pomocí 5tubitového posuvného registru 7496 se záchytnou pamětí z klopných obvodů D. Vysílaný i přenesený údaj zobrazte na 7misegmentovém displeji. Zautomatizujte přenos tak, aby nebylo nutné manuálně ovládat signál SET vysílajícího registru (pro automatické generování signálu SET navrhněte obvod s čítačem 7493) a přenesený údaj byl po dobu přenosu následující informace zadržen pomocnými obvody. Jako zdroj přenášené informace použijte čítač 7493 se zkráceným cyklem dle zadání.

Ve zprávě uveďte:

- postup při návrhu řídicího obvodu,
- postup zkrácení cyklu binárního čítače 7493
- časový průběh řídicích signálů přenosu,
- popis činnosti posuvného registru 7496
- schéma obvodu (kreslené v programu Eagle se symboly DIN)
- závěr: popis činnosti dosaženého výsledku.

Pokyny:

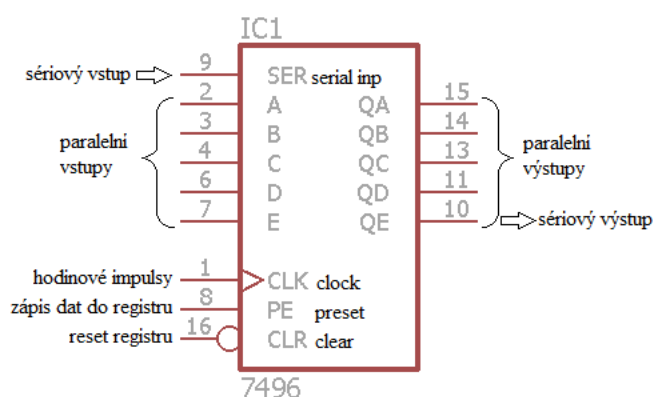
- připravte si schémata obvodů s registry (7496), klopnými obvody D (7474) a čítači (7493),
- schémata doplňte o označení pořadí i. o., typů i. o. a čísla vývodů i. o.,
- obvod s posuvnými registry je nutné doplnit o:
 - a) zdroj hodinových impulsů = bezzákmitové tlačítko (DEBOUNCED PUSHBUTTON),
 - b) zdroj signálu SET a RESET = logické spínače,
 - c) generátor přenášené informace a paměť přenesené informace,
(pro první pokusy místo generátoru použijte ručně ovládané logické přepínače).

Postupujte podle následujících kroků a postupně sestavujte celý obvod.

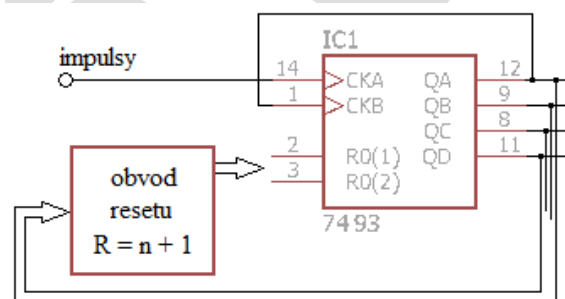
- Zapojte **1. registr jako vysílač**. Vstupní signály vysílacího registru (použijte jen 4) = paralelní vstupy A1 až A4 nebo A2 až A5 vytvořte ručně pomocí logických spínačů. Vstupní data připojte na první 7misegmentovku, kde bude vidět zadávané číslo. Všechny nepoužité vstupy připojte na log. 0. Paralelní výstupy registru připojte pro kontrolu na první čtveřici LED (jeden výstup zůstane nezapojený). Signál SET a signál RESET připojte k logickým spínačům a nastavte je na klidovou log. hodnotu (určete a ověřte ji). Pro generování signálu CLK použijte tlačítko. Uveďte registr do provozu a naučte se ho ovládat (vynulovat, naplnit hodnotou a posouvat obsah). Demonstrujte jeho funkci. Teprve poté pokračujte dalším bodem.
- Zapojte **2. registr jako přijímač**. Sériový vstup přijímače (vstup A0 spojený s A1) propojte s fungujícím vysílačem (s jeho posledním výstupem buď Q4 nebo Q5). Zbylé datové vstupy se připojí na log. 0. SET není nutné ovládat a stačí jej připojit na klidovou logickou hodnotu (určete a ověřte ji). RESET přijímače je vhodné propojit s RESETem vysílače. Oba registry je pak možné současně resetovat. Příjem dat musí být synchronizován s vysíláním, proto je signál CLK je totožný se signálem CLK vysílače (propojte CLK obou registrů). (Mezi registry jsou pouze dva propojující vodiče: sériová data a synchronizační hodinový signál.) Výstupy přijímače připojte na druhou čtveřici LED (opět jeden výstup zůstane nezapojený). Celý obvod uveďte v činnost s ručním řízením. Přijímač musí posouvaná data z vysílače po potřebném počtu kroků přijmout.
- Zapojte záchytnou **paměť přijímače**. Pro každý výstupní signál je potřeba 1 klopný obvod D. Paralelní výstupy přijímače připojte na datové vstupy obvodů D. Zápis do paměti proběhne, když je přenos dat ukončen, tj. když se právě do vysílače zapisují nová data, proto se signál CLK klopných obvodů D připojí na signál SET vysílače. Výstupy klopných obvodů D se připojí na

druhou 7misegmentovku. SET a RESET obvodů D se připojí na klidovou log. hodnotu (určete ji) a otestujte funkci celého obvodu s ručním ovládáním demonstřujte jeho funkci.

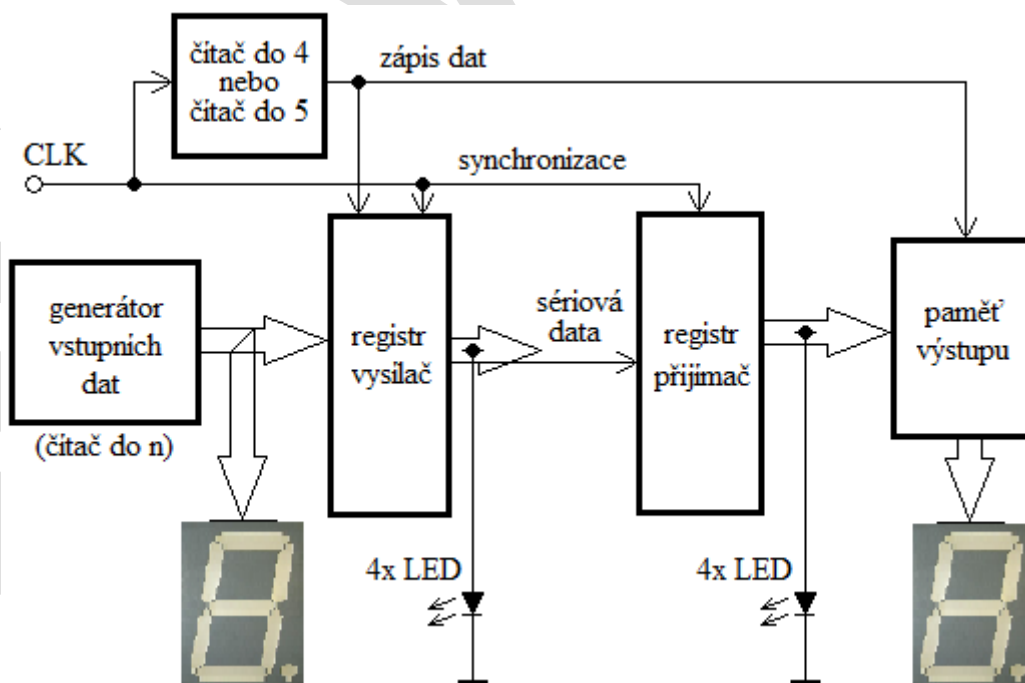
- Zapojte **čítač impulsů**, který počítá impulsy potřebné pro přenos informace (CLK) a vytváří automatický signál SET pro vysílací registr. Čítač impulsů bude tvořit čítač 7493 se zkráceným cyklem (od 0 do 3, 4, nebo 5). Signál SET vysílače by měl být generován v okamžiku zkrácení cyklu čítače, tj. při jeho resetu kdy je přenos informace ukončen a informace se má zapsat do záchytné paměti. Demonstřujte funkci obvodu.
- Zapojte generátor přenášené informace. Nejprve odpojte logické spínače a potom připojte výstupy čítače 7493 se zkráceným cyklem dle zadání na paralelní vstupy vysílacího registru. Vstupní signál čítače generujte ručním stiskem tlačítka (Debounced Pushbutton).



obr. 1.: posuvný 5bitový registr 7496



obr. 2.: princip zkrácení cyklu binárního čítače 7493



obr. 3.: principiální blokové schéma celého komunikačního obvodu